



Caractérisation de défauts et de pièges électriques existant dans les couches minces des composants microélectroniques



Jean-Michel REBOUL, LUSAC, 145 chemin de la Crespinière, Bât. HTU2, Cherbourg en Cotentin

Yannick GUHEL, GREYC, 145 chemin de la Crespinière, Bât. HTU1, Cherbourg en Cotentin

En microélectronique, les couches minces isolantes électriques jouent un rôle essentiel dans les performances des composants. Depuis quelques années, la miniaturisation des composants et l'augmentation de leurs performances électriques imposent des contraintes électriques de plus en plus sévères aux isolants utilisés en microélectronique. En effet, de nombreux oxydes à forte permittivité diélectrique ont été développés afin d'être utilisés dans des transistors MOS (Metal Oxide Semiconductor).

De même, des couches semi-conductrices à base de nitrure de gallium (GaN) et d'autres matériaux à large bande interdite ont été développées pour la réalisation de composants destinés à une utilisation dans les satellites, les radars, les télécommunications avec le déploiement de la 5G et les véhicules électriques.

Cependant, des défauts inhérents à la fabrication de ces matériaux oxydes ou grand gap et ceux pouvant apparaître lors de leur utilisation en mode opérationnel peuvent considérablement dégrader leurs performances électriques.

Il est donc essentiel de quantifier les éventuels défauts présents dans ces matériaux. Bien sûr, de nombreuses techniques telles que les mesures Capacité-Tension (C(V)), les mesures électriques en régime pulsé, les mesures de photo-ionisation... permettent la caractérisation de ces défauts. Cependant, il n'existe pas une méthode qui laisse la possibilité de caractériser tous les défauts pouvant exister dans ces matériaux. De plus, la mise en évidence de ces défauts est étroitement liée aux paramètres expérimentaux utilisés lors de leur analyse.

Pour ces raisons, le développement de nouvelles techniques permettant de caractériser les défauts existant dans les matériaux diélectriques et ceux à large bande interdite présentent un intérêt majeur pour la microélectronique. En effet, la formation de zones de charges d'espace dans ces matériaux est induite par les défauts originels et/ou les pièges apparaissant lors de leur utilisation en mode opérationnel.

Par conséquent, la méthode à onde thermique alternative permet de mesurer la répartition de la charge électrique avec une très grande sensibilité. Son principe consiste à mesurer et analyser le courant capacitif engendré par la propagation d'une onde de température dans le matériau. Elle est largement utilisée pour caractériser les matériaux isolants tels que les gaines de câble ou les films de condensateur. L'adaptabilité de cette méthode aux couches minces isolantes des composants microélectroniques ouvrirait de nouvelles perspectives dans l'analyse des défauts induisant la dégradation de leurs performances électriques.

Les objectifs du stage consisteront à adapter le banc expérimental à onde thermique alternative situé au LUSAC à des échantillons de faibles dimensions de structures MOS afin de valider la faisabilité de la méthode puis à poursuivre les mesures sur d'autres échantillons de type transistor MOS. Les échantillons seront fournis par le GREYC. D'autres caractérisations du type C(V) seront réalisées sur le site du GREYC à Cherbourg afin de corroborer les résultats.

Profil recherché : Master 2 Recherche ou école d'ingénieurs) ayant des compétences en physique du semiconducteur, électronique et matériaux.

Contacts :

Jean-Michel Reboul : LUSAC, jean-michel.reboul@unicaen.fr

Yannick Guhel : GREYC, yannick.guhel@unicaen.fr